

AF

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2004 EPO. All rts. reserv.

12529191

Basic Patent (No,Kind,Date): JP 7175444 A2 950714 <No. of Patents: 001>

LIQUID CRYSTAL DISPLAY SYSTEM (English)

Patent Assignee: HITACHI LTD

Author (Inventor): YAMAGUCHI MUNEAKI; KANEKO YOSHIYUKI

IPC: *G09G-003/36; G02F-001/133; G09G-003/20

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 7175444	A2	950714	JP 93319404	A	931220 (BASIC)

Priority Data (No,Kind,Date):

JP 93319404 A 931220

DIALOG(R)File 347:JAPIO

(c) 2004 JPO & JAPIO. All rts. reserv.

04882844 **Image available**

LIQUID CRYSTAL DISPLAY SYSTEM

PUB. NO.: 07-175444 [JP 7175444 A]

PUBLISHED: July 14, 1995 (19950714)

INVENTOR(s): YAMAGUCHI MUNEAKI

KANEKO YOSHIYUKI

APPLICANT(s): HITACHI LTD [000510] (A Japanese Company or Corporation), JP
(Japan)

APPL. NO.: 05-319404 [JP 93319404]

FILED: December 20, 1993 (19931220)

INTL CLASS: [6] G09G-003/36; G02F-001/133; G09G-003/20

JAPIO CLASS: 44.9 (COMMUNICATION -- Other); 29.2 (PRECISION INSTRUMENTS --
Optical Equipment)

JAPIO KEYWORD:R011 (LIQUID CRYSTALS)

ABSTRACT

PURPOSE: To add the function of display rotation without using an additional device.

CONSTITUTION: Liquid crystal displays 11 and 12 are constituted so as to cope with rotation, and also liquid crystal display drivers 7-10 are constituted so as to cope with rotation. Thus, screen rotated by 0 deg., 90 deg., 180 deg. and 270 deg. is selected by the selection of an operation mode. Also the screen rotated by 0 deg., 90 deg., 180 deg. and 270 deg. can be obtained by constituting a picture memory in a system so as to cope with the rotation. Therefore, according to this invention, the rotation display of 0 deg., 90 deg., 180 deg. and 270 deg. can be attained by a signal from the system. Also, by the addition of function, an undesired picture memory or the like need not be added, and a size, the increase in power consumption and a cost are evaded.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-175444

(43) 公開日 平成7年(1995)7月14日

(51) Int. Cl. ⁶

識別記号

F I

G09G 3/36

G02F 1/133

505

G09G 3/20

U 9378-5G

審査請求 未請求 請求項の数10 O L (全13頁)

(21) 出願番号

特願平5-319404

(22) 出願日

平成5年(1993)12月20日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 山口 宗明

東京都国分寺市東恋ヶ窪1丁目280番地

株式会社日立製作所中央研究所内

(72) 発明者 金子 好之

東京都国分寺市東恋ヶ窪1丁目280番地

株式会社日立製作所中央研究所内

(74) 代理人 弁理士 小川 勝男

(54) 【発明の名称】 液晶ディスプレイ表示システム

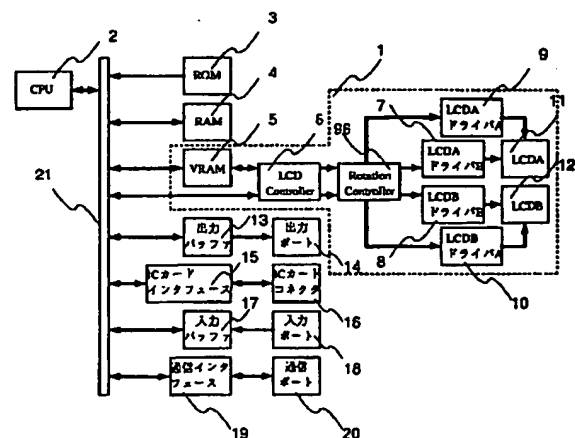
(57) 【要約】

【目的】 本発明の目的は、付加装置を用いずにディスプレイ回転の機能を付加することにある。

【構成】 液晶ディスプレイの構造を回転に対応できる構成とし、さらに液晶ディスプレイドライバも回転に対応できる構成とする。これにより、動作モードの選択で0、90、180、270度に回転した画面を選択できる。また、システム内の画像メモリを回転に対応した構成にすることによっても、0、90、180、270度に回転した画面を得ることが出来るようになる。

【効果】 本発明によれば、システムからの信号によりディスプレイを0、90、180、270度に回転表示が出来るようになる。また、機能付加に伴って、余分な画像メモリなどを付加する必要もなく、大きさ、消費電力の増加、価格の上昇もない。

図1



【特許請求の範囲】

【請求項 1】複数の液晶画素からなる表示手段と、該液晶画素を制御して上記表示手段に画像を表示させるための複数の駆動手段と、該複数の駆動手段に対して上記表示手段に表示すべき画像データ及び上記表示手段上で走査方向を示す情報を供給する画像データ制御手段とを有する液晶表示装置。

【請求項 2】前記画像データ制御手段は、前記画像データを一時的に記憶するメモリと、該メモリから前記画像データを読みだして前記複数の駆動手段に供給する制御手段とを有する請求項 1 記載の液晶表示装置。

【請求項 3】前記複数の駆動手段は、各々の駆動手段が同一の構成であり、前記走査方向を示す情報に応じて、前記複数の液晶画素に走査信号又は前記画像データのいずれかを選択して供給することを特徴とする請求項 1 又は 2 に記載の液晶表示装置。

【請求項 4】前記表示手段は、1つの前記液晶画素に対して2組の信号線と走査線との組を設け、該第1の組の交点に設けられた第1のスイッチと、該第2の組の交点に設けられた第2のスイッチとの接続点に前記液晶画素を有する請求項 1 から 3 のいずれかに記載の液晶表示装置。

【請求項 5】複数の液晶画素からなる表示手段と、該液晶画素を制御して上記表示手段に画像を表示させるための複数の駆動手段と、該複数の駆動手段に対して上記表示手段に表示すべき画像データを、直交の位置関係に有る2つの記憶素子に一時的に記憶してから上記駆動手段に供給する画像データ制御手段とを有する液晶表示装置。

【請求項 6】複数の走査線と、該複数の走査線と交差し表示すべき信号を送る複数の信号線と、該走査線と該信号線の各交差点に設けられた画素と、該画素に接続された少なくとも2つの該画素選択スイッチを有し、該2つの画素選択スイッチに接続状態に応じて該画素駆動を指示する画素選択スイッチと、を有することを特徴とする液晶ディスプレイの画素構造。

【請求項 7】液晶ディスプレイ制御用の外部制御回路と、該液晶ディスプレイの端子部分に接続されて、該外部制御回路より液晶ディスプレイ制御信号及び液晶ディスプレイ表示データ信号及び液晶ディスプレイ駆動用電圧を入力し、該液晶ディスプレイを構成する画素に表示データ信号または液晶駆動用電圧を出力する液晶ディスプレイ駆動回路であって、該外部制御回路からの制御信号に応じて、該表示データ信号または該液晶駆動用電圧のいずれかの出力を選択する手段と、出力される該表示データ信号または該液晶駆動用電圧の入出力のタイミングを示す信号を出力する手段とからなる液晶ディスプレイ駆動回路。

【請求項 8】前記液晶ディスプレイ駆動回路を複数個準備し、隣接する液晶ディスプレイ駆動回路の前記液晶駆

動電圧の入出力のタイミングを示す信号を互いに接続した液晶ディスプレイ駆動集積回路。

【請求項 9】入力された画像データを所定の行アドレス及び列アドレスに格納する記憶素子と、該記憶素子における該行アドレスと該列アドレスとが互いに直交関係であるように、該記憶素子に格納された該画像データを読みだして格納する第1の読みだし記憶素子と第2の読みだし記憶素子と、を有することを特徴とする画像用記憶素子。

【請求項 10】前記画像データは、前記第1の読みだし記憶素子と前記第2の読みだし記憶素子のいずれか一方から出力されることを特徴とする請求項 9 に記載の画像用記憶素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、コンピュータなどの情報処理装置および情報端末に用いられる画像表示装置に関わるものである。

【0002】

【従来の技術】画像表示装置を備えた情報端末は小型化が進み、使用者が他の場所へ持ち運んで使用することができるようになってきた。図15は、携帯情報端末151の一例を示すものである。図15における携帯情報端末151は、2つの画像表示部(151-1、151-2)により構成されている。人Aは対面する人Bに、携帯情報端末151に表示された画像情報を用いて説明を行っている場面である。この状況において、場合によっては画像情報は人A向きがよい場合と、人B向きがよい場合があり、画像の反転機能を必要とする。

【0003】このような画像の反転に関する公知例として、特開平4-326152号、特開平4-329458号がある。これらに開示されているシステムの一例を図14に示す。この例では、次に示すような液晶ディスプレイとビデオRAMが用いられている。

【0004】従来の薄膜トランジスタ(TFT)液晶ディスプレイの一面素を、図11、図12に示す。図11は1画素の等価回路を示し、図12は1画素のパターンを示す。図11、図12において1画素に対応する走査線112及び信号線113の組と、それらの交点に1あるいは2個の画素スイッチを有する薄膜トランジスタ111が接続され、さらに液晶114へと接続されていた。

【0005】また、画像用メモリとして用いられる従来のデュアルポートビデオRAMの構成を図13に示す。従来のデュアルポートビデオRAMは、DRAMメモリセル50とアドレスデコーダ等からなり、その動作は次の通りである。データ書き込み時は、カラムラッチ51、ロウラッチ52に入力されラッチされた書き込みアドレスは、カラムデコーダ54、ロウデコーダ53でそれぞれデコードされる。書き込みアドレスは、DRAM

メモリセル 50 内におけるデータの書き込まれる位置を定める。データは一旦データラッチ 60 にラッチされてから、カラム 1/O55 に転送され、前述の動作で定められた DRAM メモリセル 50 内の書き込まれる位置に書き込まれる。データ出力時は、ロウラッチ 52 によってロウアドレスを定め、そのロウアドレス上の全カラムアドレスのデータを、並列にデータレジスタ A56 に転送し、セレクト A57 を用いて高速にシリアル出力を行っている。このため、高速データ出力は、同一ロウデータのみに可能であり、同一カラムのデータの高速データ出力は出来ない。

【0006】上述した図 141 に示す公知例では従来の液晶ディスプレイドライバ 7、8、9、10 とビデオ RAM5 を用いているために、両者の間に高速、大容量のフレームメモリ 121、122 を必要とし、このメモリ内で画像の回転を行っている。

【0007】従って、図 11、図 12 に示す TFT 液晶ディスプレイを用いる場合には、画像出力用データは信号線 113 のみから入力可能であり、入力の順序の変更なしでは、画面の 90 あるいは 270 度の回転は不可能である。

【0008】また、図 13 に示すデュアルポートビデオ RAM においては、高速データ出力を必要とする画像出力データの出力順序は一定であり、この結果、出力画像の回転は不可能である。

【0009】ディスプレイ単体に関する回転機能については、特開平 4-490 号が関連する。しかし、特開平 4-490 号は、例えば横書き文字列と縦書き文字列の書式変換を回転と称するものであり、画像としての文字列の天地を交えるものではなかった。

【0010】

【発明が解決しようとする課題】上記公知例においては、液晶ディスプレイ上で画像の天地をも含めて画像を回転するためには、余分にかつ高速な画像表示用のメモリを必要としており装置が大きくなる、消費電力が増大する等、携帯可能な端末の欠点を改善することができなかった。また、新たにメモリを備えることにより、装置が高価になる等の欠点を有していた。

【0011】本発明の目的は、かかる問題点を解決し、0、90、180、270 度の画像回転の機能を有する携帯可能な液晶ディスプレイシステムを提供することにある。

【0012】

【課題を解決するための手段】上記目的を達成するために本発明は、複数の液晶画素からなる表示手段と、該液晶画素を制御して上記表示手段に画像を表示させるための複数の駆動手段と、該複数の駆動手段に対して上記表示手段に表示すべき画像データ及び上記表示手段上で走査方向を示す情報を供給する画像データ制御手段とによって液晶表示装置を構成する。特に、表示手段にはアク

ティブマトリクス方式の液晶ディスプレイを用いる。

【0013】また、駆動手段は、走査線ドライバ及び信号線ドライバのいずれのドライバとしても動作する構成となっている。

【0014】更に、画像データを一時蓄えるメモリから該画像データを読みだす順序を制御する手段を有する。

【0015】

【作用】上記の構成により、表示手段の走査方向を任意に定めることができる。

【0016】駆動手段は、出力すべき信号が走査信号であるか、画像データであるかを示す情報に従って、表示手段の走査線又は信号線のいずれかを駆動するため、画面上の表示方向を任意に特定しても、該駆動手段によって、走査方向及び画像データ供給方向が混乱せずに画像を表示することができる。すなわち、動作モードの選択で 0、90、180、270 度に回転した画面を選択できる。

【0017】また、システム内の画像メモリを回転に対応した構成にすることによっても、0、90、180、270 度に回転した画面を得ることができるようにする。

【0018】

【実施例】図 1 から図 8 を用いて本発明の実施例の第 1 の例を説明する。図 1 は、本発明による液晶ディスプレイのシステムの全体構成例を示す図である。図 1 では、液晶ディスプレイ表示システム 1、CPU 2、ROM 3、RAM 4、出力バッファ 13、出力ポート 14、IC カードインタフェース 15、IC カードコネクタ 16、入力バッファ 17、入力ポート 18、通信インタフェース 19、通信ポート 20 等からなり、それらはシステムバス 21 によって相互に接続されている。さらに、液晶表示システム 1 は、ビデオ RAM 5、液晶ディスプレイコントローラ 6、ローテーションコントローラ 9、液晶ディスプレイ A ドライバ B 7、液晶ディスプレイ B ドライバ B 8、液晶ディスプレイ A ドライバ A 9、液晶ディスプレイ B ドライバ A 10、液晶ディスプレイ A 11、液晶ディスプレイ B 12 から成る。

【0019】CPU 2 は、システムバス 21 を介して、ROM 3 および RAM 4 に記憶されているプログラムを動作させる。そのプログラムは図 1 に示すシステムの動作を制御するものである。また、CPU 2 はシステムバス 21 を介して液晶ディスプレイ表示システム 1、出力バッファ 13、IC カードインタフェース 15、入力バッファ 17、通信インタフェース 19 と情報を転送を行う。出力バッファ 13 は、出力ポート 14 を通して、図示しない外部の装置に情報を出力する。入力バッファ 17 を通して入力ポート 16 からは図示しない外部の装置より情報が入力される。図示しない IC カードは IC カードコネクタ 16 に接続され、IC カードインタフェースを通して、システムバス 21 に接続される。通信イン

タフェース19と通信ポート20には、図示しない外部の通信装置を接続可能である。

【0020】液晶ディスプレイ表示システム1は、以下に述べる液晶ディスプレイ11、12と液晶ディスプレイドライバ7、8、9、10とローテーションコントローラ96、あるいはビデオRAM5を用いて、画像の上下を0、90、180、270度に回転させて表示する。

【0021】図4および図5を用いて、本実施例に用いられる液晶ディスプレイの1画素の構造を説明する。図4は、1画素の等価回路を示し、図5はパターンを示す図である。1画素は、第1の画素スイッチ薄膜トランジスタ22、第2の画素スイッチ薄膜トランジスタ23、第1の走査線24、第1の信号線25、第2の走査線26、第2の信号線27、液晶28より成る。第1の画素スイッチ薄膜トランジスタ22、第1の走査線24、第1の信号線25を一組とし、第2の画素スイッチ薄膜トランジスタ23、第2の走査線26、第2の信号線27を別の一組として、そのどちらかの組を用いて液晶28は動作される。例えば、第1の画素スイッチ薄膜トランジスタ22を用いて液晶28を動作させる場合は、第1の走査線24に走査信号を与え、かつ第1の信号線25に出力用の画像信号を与えて第1の画素スイッチ薄膜トランジスタ22を駆動し、第2の走査線26に負電位を、第2の信号線27にはアース電位を与える。すなわち、第1の画素スイッチ薄膜トランジスタ22のみを駆動させる。第2の画素スイッチ薄膜トランジスタ23を用いて液晶28を動作させる場合は、第2の画素スイッチ薄膜トランジスタ23のみを駆動させる。第1の画素スイッチ薄膜トランジスタ22又は第2の画素スイッチ薄膜トランジスタ23のいずれを用いて液晶28を動作させるかにより、図4における上下方向を信号線(例えば25)とし左右方向を走査線(例えば24)とするか、又は上下方向を走査線(例えば26)とし左右方向を信号線(例えば27)とすることができる。更には、液晶ディスプレイのロウ方向又はカラム方向のいずれをも走査線又は信号線の制御に用いることができる。

【0022】図2、図3も上述の図4の画素構造及び図5のパターンと同じ動作を実現する一実施例である。

【0023】図6は、本実施例に用いられる液晶ディスプレイドライバの例を示す図である。1個の液晶ディスプレイドライバは、液晶駆動回路29、レベルシフタ30、ラッチ回路(2)兼双方向シフトレジスタ31、ラッチ回路(1)32、ラッチアドレスセクタ33、1/Oセクタにより構成される。本液晶ディスプレイドライバは、いわゆる走査線ドライバと信号線ドライバの両方の動作をすることができる。

【0024】まず、第6図の液晶ディスプレイドライバを走査線ドライバとして使用する場合の具体的な動作について以下に述べる。液晶ディスプレイドライバのモ-

ド信号39にローレベルの信号(例えば0V)を与え、ラッチ回路(1)32とラッチアドレスセクタ33の動作を停止させると、ラッチ回路(2)兼双方向シフトレジスタ31は双方向シフトレジスタとして駆動する。双方向シフトレジスタ31では、垂直走査開始信号221がクロック1(37)に従って順次シフトしながら取り込まれる。走査方向信号40がローレベル(例えば0V)の場合と、走査方向信号40がハイレベル(例えば5V)の場合とでは、双方向シフトレジスタ31におけるシフトの方向が互いに反対の方向となる。

【0025】モード信号39により走査線ドライバ用に設定されたレベルシフタ30には双方向シフトレジスタ31の出力信号が入力される。液晶駆動回路29は液晶駆動電圧36に従って、レベルシフト30の出力信号を電圧を変えて走査線出力34として出力する。

【0026】次に、信号線ドライバとして図6(a)に示す液晶ディスプレイドライバを使用する場合の具体的な動作について説明する。ラッチ回路(2)兼双方向シフトレジスタ31をラッチ回路(2)として用いるため、本液晶ディスプレイドライバのモード信号39にハイレベルの電圧(例えば5V)を与える。ラッチアドレスセクタ33は、水平走査開始信号222とクロック2(41)に従い、ラッチ回路(1)32に入力されるデータ38のラッチ位置を定める。ラッチ回路(1)32の全てのデータ格納場所にデータ38が格納された後に、そのデータ全てをラッチ回路(2)兼双方向シフトレジスタ31にラッチし、続いてラッチ回路(2)兼双方向シフトレジスタ31の出力は、モード信号39により信号線ドライバ用に設定されたレベルシフタ30を介して、液晶駆動回路29に入力され液晶駆動電圧36に従って電圧を変えられて、信号線出力35として出力される。

【0027】また、本液晶ディスプレイドライバを複数個準備してそれらをカスケード接続するために、ラッチ回路(2)兼双方向シフトレジスタ31とラッチアドレスセクタ33とは、それぞれがイネーブル信号45、47の入力端子とキャリー信号46、48の出力端子とを備える。それらの信号は、1/Oセクタ44を介して走査方向信号40およびモード信号39によってコントロールされる。

【0028】1/Oセクタ44は、4つのバッファ201、202、203、204により構成されるロジックからなり、ラッチ回路(2)兼双方向シフトレジスタ31とラッチアドレスセクタ33のイネーブル信号45、47とキャリー信号46、48とIO1(42)とIO2(43)接続を選択する機能を有している。その機能を図6(b)を用いて説明する。①走査方向信号40がローレベル(例えば0V)かつモード信号39がローレベル(例えば0V)の場合(L/L)は、IO1(42)はラッチ回路(2)兼双方向シフトレジスタ3

1のイネーブル信号B47に接続され、IO2(43)にはラッチ回路(2)兼双方向シフトレジスタ31から出力されるキャリアー信号B48が接続される。②走査方向信号40がローレベル(例えば0V)かつモード信号39がハイレベル(例えば5V)の場合は、IO1(42)はラッチアドレスセクタ33のイネーブル信号A45に接続され、IO2(43)にはラッチアドレスセクタ33から出力されるキャリアー信号A46が接続される。③走査方向信号40がハイレベル(例えば5V)かつモード信号39がローレベル(例えば0V)の場合、IO2(43)はラッチ回路(2)兼双方向シフトレジスタ31のイネーブル信号B47に接続され、IO1(42)にはラッチ回路(2)兼双方向シフトレジスタ31から出力されるキャリアー信号B48が接続される。④走査方向信号40がハイレベル(例えば5V)かつモード信号39がハイレベル(例えば5V)の場合、IO2(43)はラッチアドレスセクタ33のイネーブル信号A45に接続され、IO1(42)にはラッチアドレスセクタ33から出力されるキャリアー信号A46が接続される。

【0029】以上のごとく、走査方向信号40とモード信号39の組合せにより、IO1(42)およびIO2(43)はイネーブル信号とキャリアー信号とのいずれかと任意に対応できるので、本液晶ディスプレイドライバのカスケード接続は、前段のIO2(43)をIO1(42)に接続しておくことで、走査線ドライバと信号線ドライバのどちらの両機能において両方向のカスケード接続が実現できる。

【0030】以上述べてきたように、本実施例における液晶ディスプレイドライバは、外部から入力されるモード信号39及び走査方向信号40の2つの信号に従い、走査線用ドライバ、及び信号線用ドライバの2つの機能を選択でき、かつ複数の液晶ドライバをカスケード接続した状態においても、走査方向を選択できるために、本液晶ドライバを用いた液晶ディスプレイが柔軟な動作ができる点にある。

【0031】図7は、本実施例の液晶ディスプレイと液晶ディスプレイドライバとの組み合わせを示す図であり、図8は本実施例を用いた画面表示例を示す図である。また、図4、図5は、本発明の液晶ディスプレイに用いられる画素を示す図である。これらの図4、図5、図7、図8を用いて、本実施例の動作についてさらに説明する。図7(a)は、液晶ディスプレイの一部分を示す図であり、液晶ディスプレイの画素と液晶ディスプレイドライバとの接続状態を示す。液晶ディスプレイドライバA-a91には、第1の信号線A75、第2の走査線A76、第1の信号線B77、第2の走査線B78などが接続されている。一方、液晶ディスプレイドライバB-a94には、第1の走査線A71、第2の信号線A72、第1の走査線B73、第2の信号線B74が接続

されている。第1の走査線A71には、第1の画素スイッチ薄膜トランジスタA79のゲートと第1の画素スイッチ薄膜トランジスタB80のゲートとが接続されている。第1の走査線B73には、第1の画素スイッチ薄膜トランジスタC81のゲートと第1の画素スイッチ薄膜トランジスタD82のゲートとが接続されている。第2の走査線A76には、第2の画素スイッチ薄膜トランジスタA87のゲートと第2の画素スイッチ薄膜トランジスタC89のゲートとが接続されている。第2の走査線B78には、第2の画素スイッチ薄膜トランジスタB88のゲートと第2の画素スイッチ薄膜トランジスタD90のゲートとが接続されている。また、第1の信号線A75には、第1の画素スイッチ薄膜トランジスタA79のドレインと第1の画素スイッチ薄膜トランジスタC81のドレインとが接続されている。第1の信号線B77には、第1の画素スイッチ薄膜トランジスタB80のドレインと第1の画素スイッチ薄膜トランジスタD82のドレインとが接続されている。第2の信号線A72には、第2の画素スイッチ薄膜トランジスタA87のドレインと第2の画素スイッチ薄膜トランジスタB88のドレインとが接続されている。第2の信号線B74には、第2の画素スイッチ薄膜トランジスタC89のドレインと第2の画素スイッチ薄膜トランジスタD90のドレインとが接続されている。各画素スイッチ薄膜トランジスタ79、80、81、82、87、88、89、90のソースは、液晶83、84、85、86に接続されている。

【0032】図7(b)は、3個の液晶ディスプレイドライバAと2個の液晶ディスプレイドライバBにより構成される液晶ディスプレイの模式図である。図7(b)に示すように、液晶ディスプレイドライバのそれぞれはローテーションコントローラ96と接続されている。液晶ディスプレイ106の各一辺の両端に配置された液晶ディスプレイドライバ(91、93、94、95)とローテーションコントローラ96とはイネーブルーキャリアー信号(99、102、103、105)によって接続されている。また、液晶ディスプレイ106の各一辺を構成する液晶ディスプレイドライバの中で、隣接する液晶ディスプレイドライバどうしは、それぞれイネーブルーキャリアー信号で接続されている。例えば、液晶ディスプレイドライバ91と92とは、イネーブルーキャリアー信号B100で、液晶ディスプレイドライバ92と93とはイネーブルーキャリアー信号C101で、液晶ディスプレイドライバ94と95とはイネーブルーキャリアー信号F104で、相互に接続されている。

【0033】次に、ローテーションコントローラ96の詳細を図16を用いて説明する。図16(a)はローテーションコントローラ96具体的な構成例であり、図16(b)は、ローテーションコントローラ96内の信号処理を示す表である。図16(a)に示すように、ロー

テーションコントローラ 96 には、外部よりコントロール信号 107 として、液晶駆動用電圧、回転ステータス信号 A、B、クロック 1、データ、クロック 2、水平走査開始信号、垂直走査開始信号が与えられる。回転ステータス信号 A、B に応じ、走査方向信号、モード信号、クロック 1、2、データは、それぞれ図 7 (b) 中の液晶ディスプレイドライバ A (91、92、93) と液晶ディスプレイドライバ B (94、95) に入力され、イネーブルキャリア信号は図 7 (b) 中のイネーブルキャリア信号 A99、D102、E103、G105 に用いられる。ローテーションコントローラ 96 は、図 16 (b) に示す表のように動作する。例えば、0 V をローレベル (L)、5 V をハイレベル (H) とする。コントロール信号 107 中の回転ステータス信号 A が 0 V (L)、回転ステータス信号 B が 0 V (L) の場合、液晶ディスプレイドライバ A—a91、液晶ディスプレイドライバ A—b92、液晶ディスプレイドライバ A—c93 のそれぞれに、0 V (L) の走査方向信号 A、0 V (L) のモード信号 A、クロック 1 A、イネーブルキャリア信号 A を出力する。一方、液晶ディスプレイドライバ B—a94、液晶ディスプレイドライバ B—b95 のそれぞれには、0 V (L) の走査方向信号 B、5 V (H) のモード信号 B、クロック 2、イネーブルキャリア信号 G、データを出力する。回転ステータス信号 A が 0 V (L)、B が 5 V (H) の場合、液晶ディスプレイドライバ A—a91、液晶ディスプレイドライバ A—b92、液晶ディスプレイドライバ A—c93 に、0 V (L) の走査方向信号 A、5 V (H) のモード信号 A、クロック 2、イネーブルキャリア信号 A、データを出力し、液晶ディスプレイドライバ B—a94、液晶ディスプレイドライバ B—b95 に、5 V (H) の走査方向信号 B、0 V (H) のモード信号 B、クロック 1、イネーブルキャリア信号 E を出力する。回転ステータス信号 A が 5 V (H)、B が 0 V (L) の場合、液晶ディスプレイドライバ A—a91、液晶ディスプレイドライバ A—b92、液晶ディスプレイドライバ A—c93 に、5 V (H) の走査方向信号 A、0 V (L) のモード信号 A、クロック 1、イネーブルキャリア信号 D を出力し、液晶ディスプレイドライバ B—a94、液晶ディスプレイドライバ B—b95 に、5 V (H) の走査方向信号 B、5 V (H) のモード信号 B、クロック 2、イネー

ブルーキャリア信号 E、データを出力する。

【0034】以上述べてきたローテーションコントローラ 96 の動作も含め、液晶ディスプレイの動作を図 7

(a) (b)、図 8、図 16 (a) (b) を用いて説明する。液晶ディスプレイ動作時において、ローテーションコントローラ 96 へ回転ステータス信号 A に 0 V を、回転ステータス信号 B に 5 V を与えると、ローテーションコントローラ 96 から液晶ディスプレイドライバ A (91、92、93) に対して走査方向信号 A、モード信号 A、クロック 2、イネーブルキャリア信号 A、データが出力され、ローテーションコントローラ 96 から液晶ディスプレイドライバ B 94、95 に対しては、走査方向信号 B、モード信号 B、クロック 1、イネーブルキャリア信号 E が出力される。図 7 (a) 中では、液晶ディスプレイドライバ A—a91 を信号線ドライバとして用い、第 1 の信号線 A75 と第 1 の信号線 B77 に画像信号を出力し、液晶ディスプレイドライバ B—a94 を走査線ドライバとして用い、第 1 の走査線 A71 と第 1 の走査線 B73 に走査線信号を出力させることになる。まず、液晶ディスプレイドライバ B—a94 により第 1 の走査線 A71 を高電位状態とし、第 1 の画素スイッチ薄膜トランジスタ A79 と第 1 の画素スイッチ薄膜トランジスタ B80 のゲートを選択状態として、液晶ディスプレイドライバ A—a91 ヘシリアルに入力される画像データを第 1 の信号線 A75、第 1 の信号線 B77 へと順番に出力していく。液晶ディスプレイドライバ A—a91 に於ける横一列へのデータ出力が終われば、液晶ディスプレイドライバ A—a91 はイネーブルキャリア信号 B100 を出力し、液晶ディスプレイドライバ A—b92 を動作状態にする。この液晶ディスプレイドライバ A—b92 に於ても液晶ディスプレイドライバ A—a91 と同様の動作を行い、イネーブルキャリア信号 C101 を出力する。このようにして、液晶ディスプレイドライバ A—c93 まで動作を終了した後、液晶ディスプレイドライバ B—a94 により第 1 の走査線 A71 を定電位状態と非選択状態にし、次に第 1 の走査線 B73 を高電位状態とし、同様に画像データを出力する。これを繰り返し、液晶ディスプレイドライバ B—a94 の動作が終了すれば、イネーブルキャリア信号 F104 を出力し、液晶ディスプレイドライバ B—b95 を動作させる。液晶ディスプレイドライバ B—b95 の動作の終了で一画面分の動作が終了する。このときの出力画像は、図 8 の (a) の液晶ディスプレイ A108 のようになる。以上説明した動作で、回転ステータス信号 A を 5 V、B を 0 V とし、走査方向信号の 0 V と 5 V を逆転し、イネーブルキャリア信号 D、G をローテーションコントローラより液晶ディスプレイドライバに出力することにより、液晶ディスプレイドライバ A91、92、93 と液晶ディスプレイドライバ B94、95 の走査方向が逆となり、出力画像は図 8 の (c) の液晶ディスプ

レイ A 108 のようになる。

【0035】ローテーションコントローラ 96 へ回転ステータス信号 A に 0 V を回転ステータス信号 B に 0 V を与え、ローテーションコントローラ 96 から液晶ディスプレイドライバ A 91、92、93 に対して走査方向信号 A、モード信号 A、クロック 1、イネーブル・キャリア信号 A を出力し、液晶ディスプレイドライバ B 94、95 に対して走査方向信号 B、モード信号 B、クロック 2、イネーブル・キャリア信号 G、データを出力する。図 7 (a) 中では、液晶ディスプレイドライバ A—a 91 を走査線ドライバとして用い、第 2 の走査線 A 76 と第 2 の走査線 B 78 に走査線信号を出力し、液晶ディスプレイドライバ B—a 94 を信号線ドライバとして用い、第 2 の信号線 A 72 と第 2 の信号線 B 74 に画像信号を出力させることになる。液晶ディスプレイドライバ A 91、92、93 の走査方向および動作させる順序は図 7 (b) 中左から右となり、液晶ディスプレイドライバ B 94、95 の走査方向および動作させる順序は図 7 (b) 中下から上となるので、出力画像は図 8 の (b) の液晶ディスプレイ A 108 のようになる。回転ステータス信号 A を 5 V、B を 5 V とし、走査方向などをそれぞれ逆にすれば、図 8 の (d) の液晶ディスプレイ A 108 の結果となる。

【0036】以上、図 8 の液晶ディスプレイ A 108 を回転した例について述べてきたが、これは、液晶ディスプレイ B 109 に適用してもよいし、一画面のディスプレイあるいは 3 画面以上のディスプレイに適用してもよい。

【0037】次に、図 9 を用いて本発明第 2 の実施例について述べる。図 9 は、図 1 中のビデオ RAM 5 のブロック図を示したものである。本実施例のビデオ RAM は、DRAM メモリセル 50、カラムラッチ 51、ロウラッチ 52、ロウデコーダ 53、カラムデコーダ 54、カラム I/O 55、データレジスタ A 56、セクタ A 57、セクタ C 58、セクタ D 59、データラッチ 60、データレジスタ B 61、セクタ B 62、出力セクタ 63 より成る。DRAM メモリセル 50 へデータを書き込む場合は、次のように動作する。入力されたアドレスはカラムとロウに分離され、それぞれカラムラッチ 51 とロウラッチ 52 でラッチされる。カラムラッチ 51 にラッチされたアドレスはセクタ C 58 を通し、カラムデコーダ 54 に送られる。一方、ロウラッチ 52 でラッチされたアドレスは、セクタ C 58 を通し、ロウデコーダ 55 に送られる。データはデータラッチ 60 にラッチされ、カラムデコーダ 54 で指定されるカラム I/O 55 を通し、DRAM メモリセル 50 内のロウデコーダ 53 とカラムデコーダ 54 で指定された位置に格納される。

【0038】次に、DRAM メモリセル 50 からデータを読み出す場合について説明する。まず、回転の無い場

合について説明する。外部から入力されるコントロール信号によって、セクタ C 58 はカラムラッチ 51 のデータをカラムデコーダ 54 に、ロウラッチ 52 のデータをロウデコーダ 55 に送り、セクタ D 59 はセクタ A 57 を順方向にセットし、出力セクタ 63 をセクタ A 57 からのデータを出力するようにセットする。外部から入力するカラムアドレスを順方向とする。ロウラッチ 52 からロウデコーダ 53 に送られたアドレスにより DRAM メモリセル 50 のあるロウを選択しそのデータ群をデータレジスタ A 56 に転送する。データレジスタ A 56 に転送されたデータ群は、順方向にセットされたセクタ A 57 によってセクタ E 63 を通してシリアル出力される。その結果、出力画像は図 8 の (a) の液晶ディスプレイ A 108 のようになる。図 8 の (c) の液晶ディスプレイ A 108 のごとく出力するためには上記の動作のうち、外部から入力するカラムアドレスを逆方向とし、コントロール信号によってセクタ D 59 からセクタ A 57 とを逆方向にセットし動作させればよい。

【0039】図 8 (b) の液晶ディスプレイ A 108 のごとく画像を回転するためには次のように動作させる。まず、外部から入力されるコントロール信号によって、セクタ C 58 はカラムラッチ 51 のデータをロウデコーダ 55 に、ロウラッチ 52 のデータをカラムデコーダ 54 に送り、セクタ D 59 はセクタ B 62 を順方向にセットし、カラム I/O 55 はカラムデコーダ 54 のデータを DRAM メモリセル 50 に出力するようセットし、出力セクタ 63 をセクタ B 62 からのデータを出力するようにセットする。外部から入力するカラムアドレスを逆方向とする。ロウラッチ 52 からカラムデコーダ 54 に送られたアドレスにより DRAM メモリセル 50 のあるカラムを選択しそのデータ群をデータレジスタ B 61 に転送する。データレジスタ B 61 に転送されたデータ群は、順方向にセットされたセクタ B 62 によって出力セクタ 63 を通してシリアル出力される。その結果、出力画像は図 8 の (b) の液晶ディスプレイ A 108 のようになる。図 8 の (d) の液晶ディスプレイ A 108 のごとく出力するためには上記の動作のうち、外部から入力するカラムアドレスを順方向とし、コントロール信号によってセクタ D 59 からセクタ B 62 を逆方向にセットし動作させればよい。

【0040】図 10 を用いて本発明第 3 の実施例について説明する。本実施例のビデオ RAM は、カラムデコーダ A 65、カラム I/O 55、ロウデコーダ A 66、DRAM メモリセル A 64、データレジスタ A 56、セクタ A 57 とロウデコーダ B 68、ロウ I/O 69、カラムデコーダ B 70、DRAM メモリセル B 67、データレジスタ B 61、セクタ B 62 の二組のメモリブロックとカラムラッチ 51、ロウラッチ 52、データラッチ 60、出力セクタ 63 より成る。本ビデオ RAM に

データを書き込む場合、本ビデオRAMは次のように動作する。入力されたアドレスをカラムとロウに分け、それぞれカラムラッチ51とロウラッチ52でラッチする。カラムラッチ51にラッチされたアドレスは、カラムデコーダA65とカラムデコーダB70に送られる。一方、ロウラッチ52でラッチされたアドレスは、ロウデコーダA66とロウデコーダB68に送られる。しかる後、データがデータラッチ60にラッチされ、カラムデコーダA65で指定されるカラムI/O55とロウデコーダB68で指定されるロウI/O69を通し、DRAMメモリセルA64内のカラムデコーダA65とロウデコーダA66で指定された位置とDRAMメモリセルB67内のロウデコーダB68とカラムデコーダB70で指定された位置に格納される。

【0041】次に、本実施例のビデオRAMからデータを読み出す場合の本実施例のビデオRAMの動作について説明する。DRAMメモリセルA64側は、入力されたロウアドレスによりDRAMメモリセルA64内のあるロウアドレスを選択し、そのデータ群をデータレジスタA56に転送する。データレジスタA56に転送されたデータ群は、セレクトA57によって出力セクタ63を通してシリアル出力される。一方DRAMメモリセルB67側は、入力されたカラムアドレスによりDRAMメモリセルB67内のあるカラムアドレスを選択し、そのデータ群をデータレジスタB61に転送する。データレジスタB61に転送されたデータ群は、セレクトB62によって出力セクタ63を通してシリアル出力される。ここで例えば、画像データを入力するときに、カラムアドレスを下位アドレスにロウアドレスを上位アドレスとしておけば、DRAMメモリセルA64側の出力は図8の(a)の液晶ディスプレイA108のごとくなり、DRAMメモリセルB67側の出力は図8の(d)の液晶ディスプレイA108のごとくなる。一方、画像データ読みだし時に、カラム、ロウ両アドレスの走査方向を逆転し、セレクトA57、セレクトB62の走査方向を逆転すれば、DRAMメモリセルA64側、DRAMメモリセルB67側両出力は、それぞれ図8の(c)の液晶ディスプレイA108、図8の(b)の液晶ディスプレイA108のごとくなる。

【0042】以上、本発明の実施例について述べてきたが、これらの実施例は、図8の液晶ディスプレイA108を回転した例について述べてきたが、これは、液晶ディスプレイB109に適用してもよいし、一画面のディスプレイあるいは3画面以上のディスプレイに適用してもよい。

【0043】

【発明の効果】本発明によれば、システムからの信号によりディスプレイを0、90、180、270度に回転表示が出来るようになる。また、機能付加に伴って、余分な画像メモリなどを付加する必要もなく、大きさ、消

費電力の増加、価格の上昇もない。

【図面の簡単な説明】

【図1】本発明を用いた液晶ディスプレイ表示システムのブロック構成図。

【図2】本発明の液晶ディスプレイの画素構造の等価回路図。

【図3】本発明の液晶ディスプレイの画素構造の配線パターンを示す図。

【図4】本発明の液晶ディスプレイの画素構造の等価回路図。

【図5】本発明の液晶ディスプレイの画素構造の配線パターンを示す図。

【図6】本発明の液晶ディスプレイとドライバの構成及び動作説明図。

【図7】本発明の液晶ディスプレイと液晶ディスプレイドライバとを組合せた図。

【図8】本発明の画面表示例を示す図。

【図9】本発明のビデオRAMの構成図。

【図10】本発明のビデオRAMの構成図。

【図11】従来の液晶ディスプレイの画素構造の等価回路図。

【図12】従来の液晶ディスプレイの画素構造の配線パターンを示す図。

【図13】従来のデュアルポートVRAMの構成図。

【図14】従来の液晶ディスプレイ表示システムのブロック構成図。

【図15】携帯情報端末の使用例。

【図16】本発明のローテーションコントローラの構成図。

【符号の説明】

1…液晶ディスプレイ表示システム、2…CPU、3…ROM、4…RAM、5…ビデオRAM、6…液晶ディスプレイコントローラ、7…液晶ディスプレイ1ドライバB、8…液晶ディスプレイ2ドライバB、9…液晶ディスプレイ1ドライバA、10…液晶ディスプレイ2ドライバA、11…液晶ディスプレイ1、12…液晶ディスプレイ2、13…出力バッファ、14…出力ポート、15…ICカードインタフェース、16…ICカードコネクタ、17…入力バッファ、18…入力ポート、19…通信インタフェース、20…通信ポート、21…システムバス、22…第1の画素スイッチ薄膜トランジスタ、23…第2の画素スイッチ薄膜トランジスタ、24…第1の走査線、25…第1の信号線、26…第2の走査線、27…第2の信号線、28…液晶、29…液晶駆動回路、30…レベルシフト、31…ラッチ回路(2)兼双方向シフトレジスタ、32…ラッチ回路(1)、33…ラッチアドレスセクタ、34…走査線出力、35…信号線出力、36…液晶駆動用電圧、37…クロック1、38…データ、39…モード信号、40…走査方向信号、41…クロック2、42…I/O信号1、43…

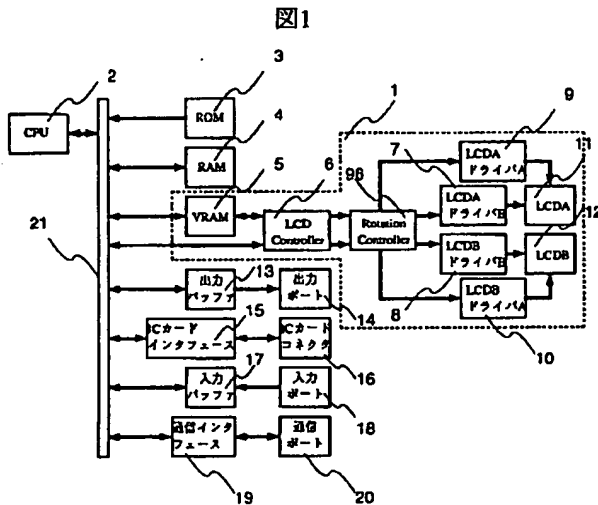
15

I/O信号2、44…I/Oセクタ、45…イネーブル信号A、46…キャリア信号A、47…イネーブル信号B、48…キャリア信号B、50…DRAMメモリセル、51…カラムラッチ、52…ロウラッチ、53…ロウデコーダ、54…カラムデコーダ、55…カラムI/O、56…データレジスタA、57…セクタA、58…セクタC、59…セクタD、60…データラッチ、61…データレジスタB、62…セクタB、63…出力セクタ、64…DRAMメモリセルA、65…カラムデコーダA、66…ロウデコーダA、67…DRAMメモリセルB、68…ロウデコーダB、69…ロウI/O、70…カラムデコーダB、71…第1の走査線A、72…第2の信号線A、73…第1の走査線B、74…第2の信号線B、75…第1の信号線A、76…第2の走査線A、77…第1の信号線B、78…第2の走査線B、79…第1の画素スイッチ薄膜トランジスタA、80…第1の画素スイッチ薄膜トランジスタB、81…第1の画素スイッチ薄膜トランジスタC、82…第1の画素スイッチ薄膜トランジスタD、83…液晶A、84…液晶B、85…液晶C、86…液晶D、87…第2の画素スイッチ薄膜トランジスタA、88…第2の画素スイッチ薄膜トランジスタB、89…第2の画素スイ

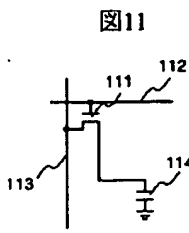
16

ッチ薄膜トランジスタC、90…第2の画素スイッチ薄膜トランジスタD、91…液晶ディスプレイドライバA-a、92…液晶ディスプレイドライバA-b、93…液晶ディスプレイドライバA-c、94…液晶ディスプレイドライバB-a、95…液晶ディスプレイドライバB-b、96…ローテーションコントローラ、97…コントロール信号A、98…コントロール信号B、99…イネーブルーキャリア信号A、100…イネーブルーキャリア信号B、101…イネーブルーキャリア信号C、102…イネーブルーキャリア信号D、103…イネーブルーキャリア信号E、104…イネーブルーキャリア信号F、105…イネーブルーキャリア信号G、106…液晶ディスプレイ、107…コントロール信号、108…液晶ディスプレイA、109…液晶ディスプレイB、111…画素スイッチ薄膜トランジスタ、112…走査線、113…信号線、121…液晶ディスプレイ1フレームメモリ、122…液晶ディスプレイ2フレームメモリ、201…バッファ、202…バッファ、203…バッファ、204…バッファ、211…バッファ、212…バッファ、213…バッファ、214…バッファ、215…バッファ、216…バッファ、221…垂直走査開始信号、222…水平走査開始信号。

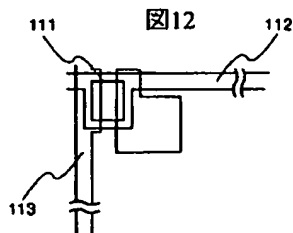
【図1】



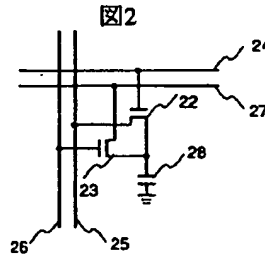
【図11】



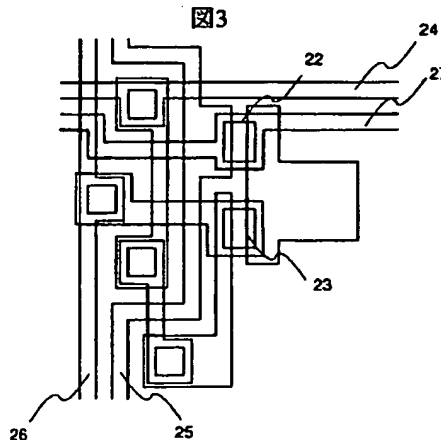
【図12】



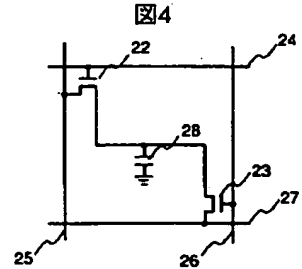
【図2】



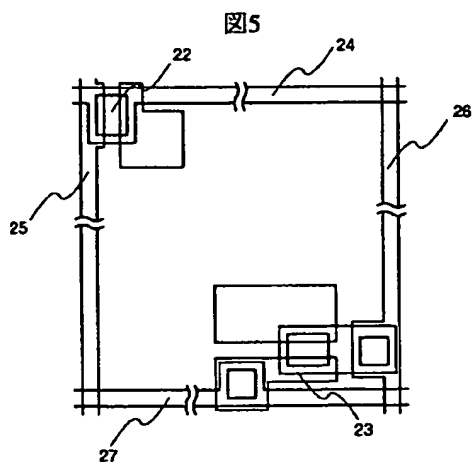
【図3】



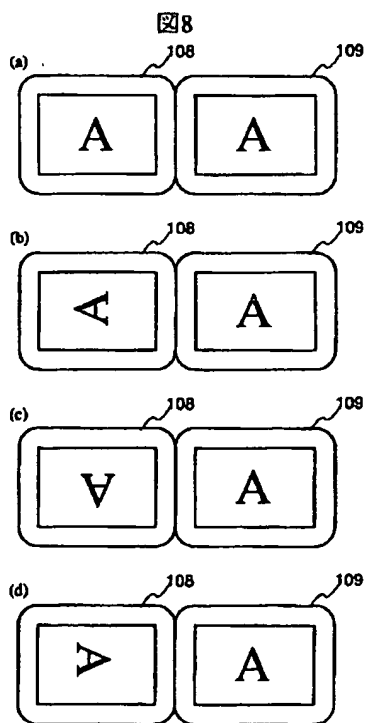
【図4】



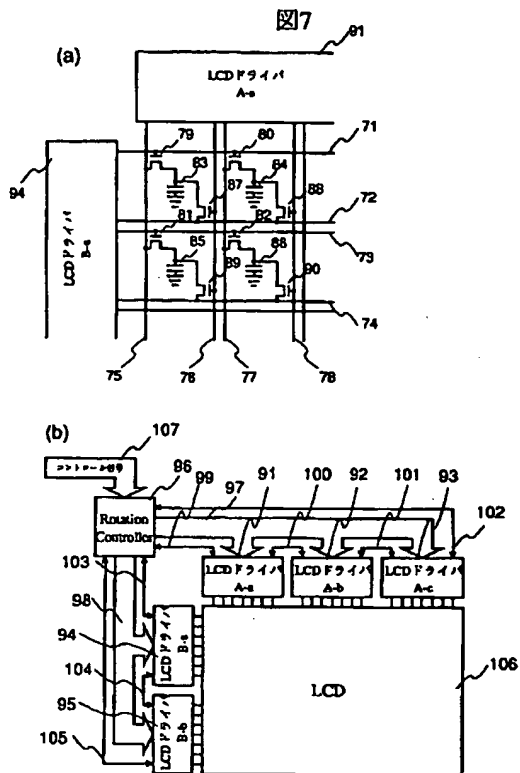
【図5】



【図 8】

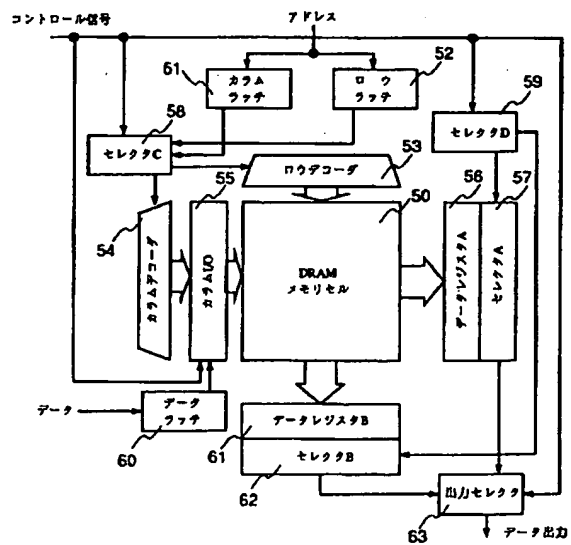


【图 7】



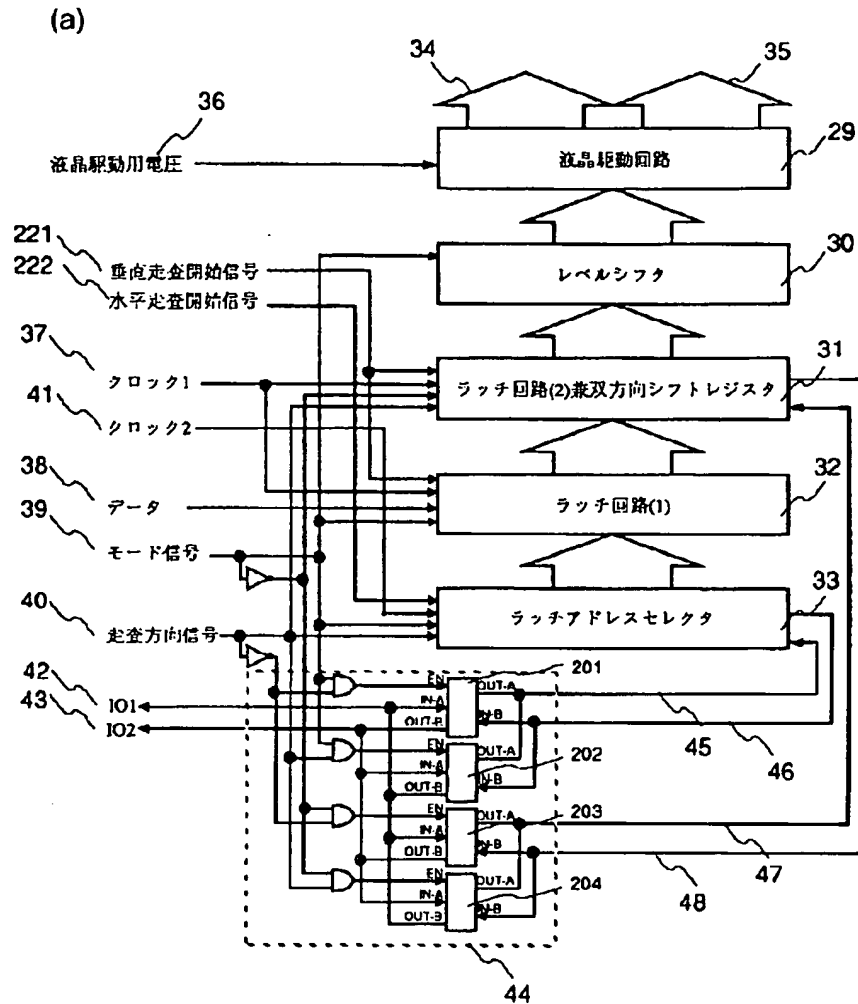
【图9】

图9



【図 6】

図 6



(b)

	走査方向信号/モード信号			
	① L/L	② L/H	③ H/L	④ H/H
IO1	信号47	信号45	信号48	信号46
IO2	信号48	信号46	信号47	信号45

L:0V

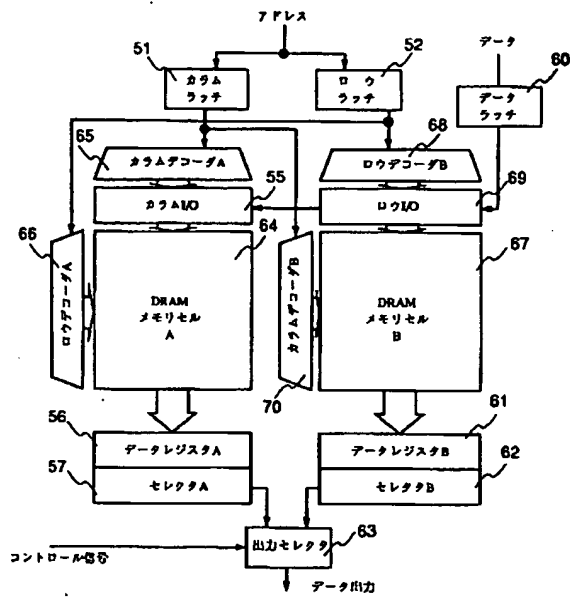
H:5V

ラッチ2:ラッチ回路(2)兼双方向シフトレジスタ

ラッチA:ラッチアドレスセレクタ

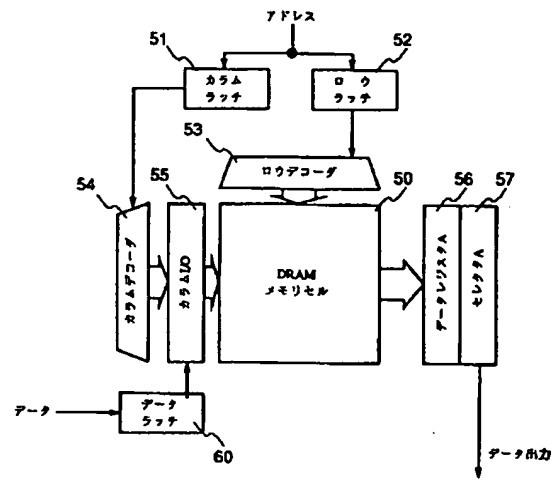
【図10】

図10



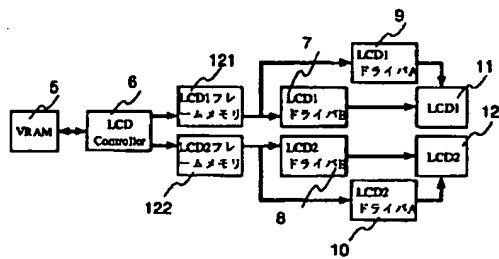
【図13】

図13



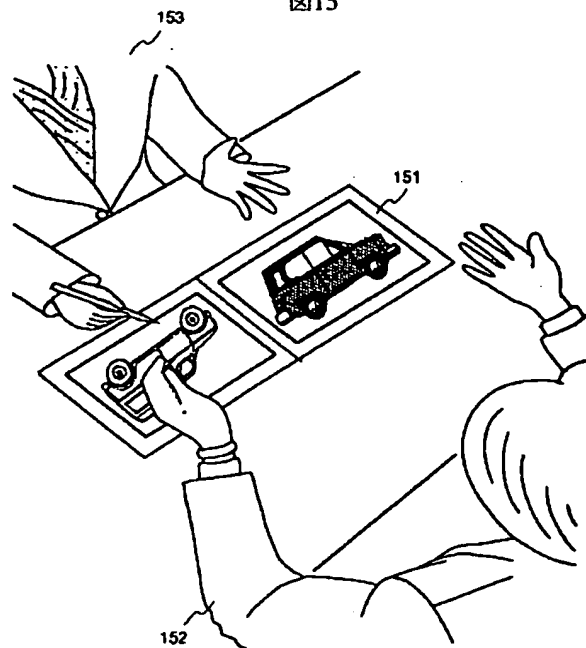
【図14】

図14



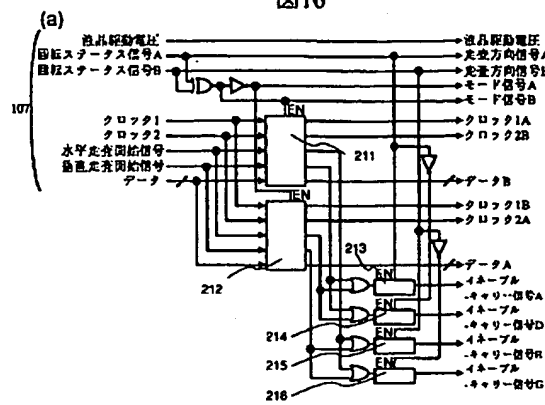
【図15】

図15



【図16】

図16



(b)

	回転ステータス信号A/B			
	L/L	L/H	H/L	H/H
走査方向信号A	L	L	H	H
走査方向信号B	L	H	L	H
モード信号A	L	H	H	L
モード信号B	H	L	L	H
クロック1A	○	×	×	○
クロック1B	×	○	○	×
クロック2A	×	○	○	×
クロック2B	○	×	×	○
イネーブル・キャリー信号A	○	○	×	×
イネーブル・キャリー信号D	×	×	○	○
イネーブル・キャリー信号E	×	○	×	○
イネーブル・キャリー信号G	○	×	○	×
データA	×	○	○	×
データB	○	×	×	○

L:0V H:5V ○:信号出力あり ×:信号出力なし